

# 一种可调高线性度跨导器

刘 弘,董在望

(清华大学电子工程系,北京 100084)

**摘要:** 本文提出了一种新的跨导器结构,它采用 CMOS 复合对管实现,可以通过调节栅极电压改变跨导器的跨导值,适合应用于高线性的连续时间滤波器.仿真结果表明,在供电电压为 5 伏,输入差分信号峰峰值为 2.3 伏的情况下,可以达到小于 0.5% 的总谐波失真.

**关键词:** 跨导器; 二次效应; CMOS 复合对管

**中图分类号:** TN4      **文献标识码:** A      **文章编号:** 0372-2112 (2002) 09-1282-03

## A Tunable Transconductor With High Linearity

LIU Hong, DONG Zai-wang

(Department Of Electronic Engineering, Tsinghua University, Beijing 100084, China)

**Abstract:** This paper proposes a new transconductor circuit which adopts CMOS double pairs. It has a transconductance linearly variable by a gate voltage, and suitable for application to highly linear continuous-time filters. Simulation results show that the total harmonic distortion (THD) of the output current is less than 0.5% for the differential input signal of 2.3V (peak-to-peak) when the supply voltages are 5V.

**Key words:** transconductor; second order effects; CMOS double pairs

### 1 引言

线性跨导器和电压—电流转换电路是模拟集成电路中的基本单元.图 1 所示的源极耦合差分对是最简单和使用最广泛的跨导器<sup>[1]</sup>.

其差分输出电流为:

$$I_o = I_{d1} - I_{d2} = -K(V_{in+} - V_{in-})(V_{ss} + V_{th}) = -KV_{id}(V_{ss} + V_{th}) \quad (1)$$

上式中  $V_{ss}$  为固定值时,差分输出电流与输入差分电压呈线性关系,但由于 MOS 器件的非线性,在差分信号输入时,会产生一个共模电流  $I = \frac{K}{2}((V_{in+})^2 + (V_{in-})^2)$ ,当这个电流加到实际的尾电流源时,会抬高  $V_{ss}$  点的电位,从而破坏差分信号的平衡.因此,为了获得线性跨导,  $V_{ss}$  必须保持不变,即两个 MOS 管的栅—源电压和不变.

一种可行的方法是采用低阻抗的电压源代替高阻抗的电流源<sup>[2]</sup>来获得很高的线性度,但是实现这种可调的电压偏置源比较复杂.另外文献<sup>[3,4]</sup>采用的自适应偏置跨导器,也能大大地提高跨导器的线性度,但由于平方电路的输出在用于差分对之前必须沿着反馈环传播,因此会影响其高频响应.本文提出的采用 CMOS 复合对代替每个晶体管的方法则可以克服这些困难.

### 2 基本结构

图 2 是这种跨导器的基本结构.

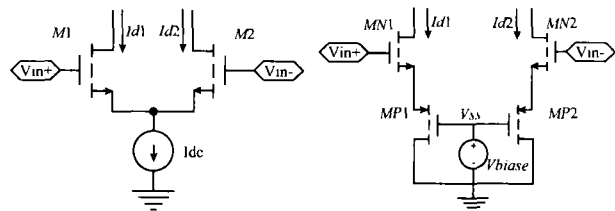


图 1 基本跨导器结构      图 2 本文提出的跨导器结构

图 2 中,对于 MN1、MP1 和 MN2、MP2 组成的两对复合管来说差分信号不再是加在单个管子的栅源极,而是加在组成复合管的 MN1、MP1 和 MN2、MP2 的栅极.而 MP1 和 MP2 的栅极用一个固定电源偏置,用这样的方法得到线性度很好的跨导器.该跨导器的输出电流为:

$$I_o = 2K_{eq}(V_{GS1eq} - V_{GS2eq})V_{teq} = 2K_{eq}V_{id}V_{teq} \quad (2)$$

其中:

$V_{teq} = V_{in} - V_{tp}$ ,  $K_{eq} = K_n K_p / (\sqrt{K_n} + \sqrt{K_p})^2$ ,  $V_{GS1eq}$ ,  $V_{GS2eq}$  为两个等效复合管的栅源电压,而  $V_m$ 、 $V_{tp}$ 、 $K_n$ 、 $K_p$  则分别是  $N$  管和  $P$  管的阈值电压和  $K$  值.

收稿日期:2002-02-28;修回日期:2002-06-18

式(2)是在不考虑晶体管的二次效应时得到的结果.对于工作在强反型区的长沟道晶体管而言,需要考虑迁移率降低、沟道长度调制和体效应等二次效应.在许多情况下,将管子放置在单独的阱中,可以大大消除体效应.另外,由于电流模信号处理器的低输入阻抗,迁移率降低通常比沟道长度调制影响更大.因此迁移率降低是系统误差的主要来源.

在考虑迁移率降低效应的情况下,简单的二次方 MOS 模型可修改为<sup>[5]</sup>:

$$V_{GS} - V_t = \sqrt{\frac{I_D}{K}} + \frac{\theta}{2K} I_D \quad (3)$$

其中  $\theta$  是迁移率系数,  $(\theta/2K) I_D$  项可理解为源极串联电阻  $R_S = \theta/2K$  上的欧姆电压降.对于 CMOS 复合对,  $N$  沟道和  $P$  沟道器件的  $R_S$  值相似,产生一等效源极电阻,即:

$$R_{Seq} = \frac{\theta_n}{2K_n} + \frac{\theta_p}{2K_p} \quad (4)$$

利用这个模型,可得到式(1)的修改式:

$$I_{d1} - I_{d2} = \left( K_{eq} V_{Beq} - \frac{3}{2} K_{eq}^2 R_{Seq} V_{Beq}^2 \right) V_{id} - \frac{1}{2} K_{eq}^2 R_{Seq} V_{id}^3 \quad (5)$$

其中:

$V_{Beq} = V_{in+} + V_{in-} - 2V_{ss} - 2(V_{in} + V_{tp})$ , 而  $K_{eq}$  与式(2)中的意义相同.

由式(5)可知,迁移率降低的主要效应是引入了奇次失真.为了降低失真,提高线性度,可以考虑加一个工作于较低共模电压条件下的同样结构的辅助差分对管(MN3~MN4)与其并连,如图3所示.

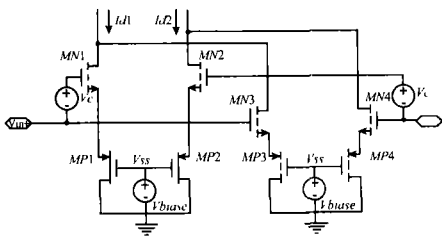


图3 改进后的跨导器

恰当地选择辅助差分对管的偏置电压,以使得组成这个差分对管的几个管子在无输入信号的情况下,偏置在强反型区和弱反型区之间,因此在有差分信号输入的情况下,则有一半电路工作在强反型区,而另一半工作在弱反型区.假定图3中的MN3和MP3工作在强反型区,而MN4和MP4工作在弱反型区,则应用弱反型区的电流公式<sup>[6]</sup>:

$$I_D \approx \frac{W}{L} I_t \exp\left(\frac{V_{GS} - V_{th}}{nV_T}\right) \quad (6)$$

其中  $I_t$  可看作一个常数(在这里,假设  $N$  管和  $P$  管的  $I_t$  相同,约等于  $0.1\mu A$ ),  $V_T = 26mV$ .并结合式(3)、(5),可以解得辅助差分对管的输出电流为:

$$I_{D3} - I_{D4} = (A_{D3} - A_{D4}) + (B_{D3} - B_{D4}) V_{id} + (C_{D3} - C_{D4}) V_{id}^2 + (D_{D3} - D_{D4}) V_{id}^3 \quad (7)$$

其中:

$$A_{D3} = \frac{1}{4} K_{eq3} V_{Beq3}^2 - \frac{1}{4} K_{eq3}^2 R_{Seq3} V_{Beq3}^3,$$

$$B_{D3} = \frac{1}{4} (2K_{eq3} V_{Beq3} - 3K_{eq3}^2 R_{Seq3} V_{Beq3}^2)$$

$$C_{D3} = \frac{1}{4} (K_{eq3} - 3K_{eq3}^2 R_{Seq3} V_{Beq3})$$

$$D_{D3} = -\frac{1}{4} K_{eq3}^2 R_{Seq3}$$

$$A_{D4} = \frac{1}{\alpha} \left[ 1 + \frac{V_{Beq3}^2}{4nV_T} + \frac{V_{Beq3}^2}{2 \cdot (4nV_T)^2} + \frac{V_{Beq3}^3}{6 \cdot (4nV_T)^3} \right]$$

$$B_{D4} = \frac{1}{\alpha} \left[ \frac{1}{4nV_T} + \frac{V_{Beq3}}{(4nV_T)^2} + \frac{V_{Beq3}^2}{2 \cdot (4nV_T)^3} \right]$$

$$C_{D4} = \frac{1}{\alpha} \left[ \frac{1}{2 \cdot (4nV_T)^2} + \frac{V_{Beq3}}{(4nV_T)^3} \right]$$

$$D_{D4} = -\frac{1}{\alpha} \frac{1}{6 \cdot (4nV_T)^3}$$

这里  $K_{eq3}$  与式(2)中的意义相同,而  $V_{Beq3} = V_{Beq} - 2V_c$ ,

$$V_{Beq} = V_{in+} + V_{in-} + 2V_c - 2V_{ss} - 2(V_{in} - V_{tp}),$$

$$\alpha = \sqrt{\left(\frac{1}{I_t \cdot I_t}\right) \cdot \left(\frac{L}{W}\right)_{N4} \cdot \left(\frac{L}{W}\right)_{P4}}$$

为保证式(7)中不包含  $V_{id}$  的平方项,则应使  $C_{D3} - C_{D4}$  为零,这可以通过调整  $\alpha$  值来实现,另外在一般情况下,  $D_{D3} - D_{D4}$  是一个正的系数.通过使  $I_{D3} - I_{D4}$  与  $I_{D1} - I_{D2}$  中  $V_{id}$  的三次项对消,可以使输出差分电流中不含三次失真分量.和传统的交叉耦合不同的是,它不是通过交叉相减,而是通过直接相加来达到消除三次失真分量的目的,这样做的结果是不会为了达到一定的线性度,而以牺牲跨导值为代价,而在以交叉耦合方式提高跨导器线性度的方法中,这是一个难以处理的问题,这对于降低电流模信号处理器的噪声和提高整个电路的动态范围是极为有利的.

为提高跨导器的输出阻抗,一般在电流输出端再加一个电流 buffer,这虽然在一定程度上降低了跨导器的线性范围,但是提高了跨导器的直流增益(73dB),另外加上一个共模反馈电路,可以极大地提高共模抑制比(90dB).

### 3 仿真结果

图4为该跨导器跨导值的 hspice 仿真结果:

非线性失真:在输入峰峰值电压为2伏时,其跨导值的非线性失真小于0.5%,在输入峰峰值电压为2.18伏时,其跨导值的非线性失真小于1%.在这里,非线性定义为输出电流偏离  $g_m V_{id}$  ( $g_m$  是小信号跨导)理想值的百分比.其线性范围主要受限于外加的电流 buffer,在不加电流 buffer 的情况下,线性度和线性范围要大一些.在输入峰峰值电压为2.1伏时,其跨导值的非线性失真小于0.5%,在输入峰峰值电压为2.45伏时,其跨导值的非线性失真小于1%.

总谐波失真:如果输入一个1kHz的正弦波信号,信号峰峰值电压为2.33伏时,总谐波失真小于0.5%,当信号峰峰值电压为2.38伏时,总谐波失真小于1%.同样,在不加电流 buffer 的情况下,这个线性范围也要大些,当信号峰峰值电压为3.55伏时,总谐波失真小于0.5%,当信号峰峰值电压为4.27伏时,总谐波失真小于1%.

为了测试其跨导值连续可调的特性,跨导的调节电压从 0.3 伏变到 0.4 伏,在维持其他偏置条件不变的情况下,跨导器的跨导值从 218 $\mu$  变到 236 $\mu$ ,而且其跨导值的线性度仍维持很高的线性度.其仿真波形如图 5 所示.

为了进行比较,对跨导器跨导值特性进行了统计分析.根据工艺的最坏情况和电路的匹配特性,可以采用下面的经验

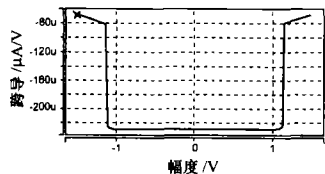


图 4 跨导器的线性特性

$$\text{delt } W = \frac{2}{\sqrt{W * L}} \% \tag{8}$$

关于零偏置的门限电压 ( $V_{T0}$ ) 失配的经验公式:

$$\text{delt } W = \frac{15}{\sqrt{W * L}} \text{ (单位是 mv)} \tag{9}$$

图 6(a) 是对不带电流 buffer 的跨导器进行的 60 次的蒙特卡罗分析的结果,由图可见,在输入峰峰值电压为 2 伏的情况下,跨导器的跨导值从 212 $\mu$ A/V 变到 244 $\mu$ A/V,且大部分情况仍能维持很高的线性度.图 6(b) 是对带电流 buffer 的跨导器进行的 60 次的蒙特卡罗分析的结果,由图可见,在输入峰峰值电压为 1.7 伏的情况下,跨导器的跨导值从 212 $\mu$ A/V 变到 244 $\mu$ A/V,且仍能维持差不多的高线性度.

#### 4 结论

本文提出了一种采用 CMOS 复合对的跨导器的新结构,这种跨导器具有很高的线性度,并且在一定范围内跨导值线性可变.如果在高电压供电的情况下,线性度还会有更大的提高.

#### 参考文献:

[ 1 ] David Johns, Ken Martin. Analog Integrated Circuit Design [M]. New York: John Wiley and Sons, 1997.  
 [ 2 ] F J Fernandez, R Schaumann. Techniques for the design of linear CMOS transconductance elements for video-frequency applications [A]. Proc 28<sup>th</sup> Midwest Symp. Circuits Syst [C]. USA: 1985. 499 - 502.

公式对跨导进行蒙特卡罗分析:

关于宽长失配的经验公式<sup>[7]</sup>:

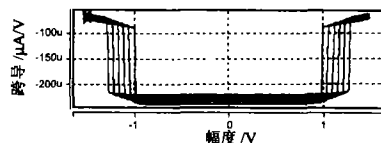


图 5 跨导器的可调性图

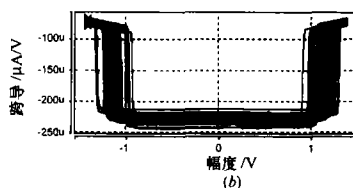
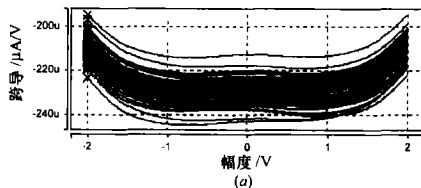


图 6 跨导器的失配仿真结果

[ 3 ] A Nedungadi, T R Viswanathan. Design of linear CMOS transconductance elements [J]. IEEE Trans Circuits Syst, 1984, 31 (10): 891 - 894.  
 [ 4 ] J N Babanezhad, G C Temes. A 20V four-quadrant CMOS analog multiplier [J]. IEEE J Solid-State Circuits, 1985, 20(6): 1158 - 1168.  
 [ 5 ] C Toumazou, F J lidgey, D G Haigh. Analog IC Design: The Current-mode Approach [M]. London: Peter Peregrinus Ltd, 1990.  
 [ 6 ] P R Gray, P J. Hurst, S H Lewis, R G Meyer. Analysis and Design of Analog Integrated Circuits [M]. New York: Wiley, 2001.  
 [ 7 ] Marcel J M Pelgrom, AAD C J Duinmaijer. Anton P G Welbers. Matching properties of MOS transistors [J]. IEEE J Solid-State Circuits, 1989, 24(5): 1433 - 1440.

#### 作者简介:



刘 弘 男,生于 1972 年,湖南株洲人.分别于 1994 年和 1997 年毕业于华中理工大学电子与信息工程系,获学士学位和硕士学位,1997 年至今在清华大学电子工程系攻读博士学位,目前的研究方向是模拟集成滤波器设计.

董在望 男,1937 年生于河北文安.1960 年毕业于清华大学无线电电子学系,现为清华大学电子工程系教授.主要研究方向为数字音频信号的码率压缩、处理技术,数字音频广播技术和集成电路设计.